

Takt- & Daten-Rückgewinnungs-Module und ihre Anwendung

Bernd Neubig, Dipl.-Phys. Dipl.-Ing., Advanced XTAL Products (AXTAL)
Buchfinkenweg 8, 74931 Lobbach

1. Einleitung

Takt- und Daten Rückgewinnung (Clock & Data Recovery, CDR) wird in digitalen Übertragungssystemen wie z.B. Glasfaserstrecken benötigt, um das verzerrt eintreffende Datensignal mit ein möglichst geringen Bitfehlerrate (BER) zu regenerieren und gleichzeitig das zugrundeliegende Clocksignal mit niedrigstmöglichem Jitter zurückzugewinnen. Letzteres kann entweder mit einer geeigneten Phasenregelschleife (PLL) oder durch eine schmalbandige Filtertechnik erfolgen.

Integrierte CDR - Schaltungen gibt es seit längerem auf dem Markt, jedoch haben sie den Nachteil, dass das zurückgewonnene Clocksignal je nach Symmetrie des Datensignals einen mehr oder weniger starken Restjitter aufweist. CDR - Module mit integriertem jitterarmem Quarzoszillator (VCXO) vermeiden diesen Nachteil. Solche Module können außer für den genannten Zweck auch für andere Anwendungen wie z.B. jitterarme Frequenzvervielfachung eingesetzt werden. Dies wird im Folgenden anhand des Modells QTR-050 von AXTAL Products erläutert.

2. Funktion und Eigenschaften eines CDR-Moduls

Ein NRZ (Non - Return to Zero)-Datensignal mit einer Datenrate von f_D Mbit/s hat eine starke spektrale Komponente bei der Grundfrequenz, d.h. bei $f_D/2$ MHz. Bei einem CDR - Modul nach der PLL - Methode wird gemäß Abb.1 das verzerrte Datensignal DATAIN in einem Phasendetektor mit der (geteilten) Frequenz eines Quarzoszillators (CLKIN) verglichen. Die Frequenz des VCXO wird mit Hilfe der Ausgangsspannung des Phasendetektors PHO mit einer geeigneten Zeitkonstante phasenstarr nachgeregelt. Das jitterarme Ausgangssignal des VCXOs stellt dann die rückgewonnene Clockfrequenz RCLK mit einer Frequenz von f_D MHz dar. Das Eingangssignal DATAIN wird nun durch eine Fensterfunktion mit dem rückgewonnenen Clocksignal RCLK verknüpft und daraus ein sauberes Datensignal RDATA , synchron zum Clocksignal gewonnen.

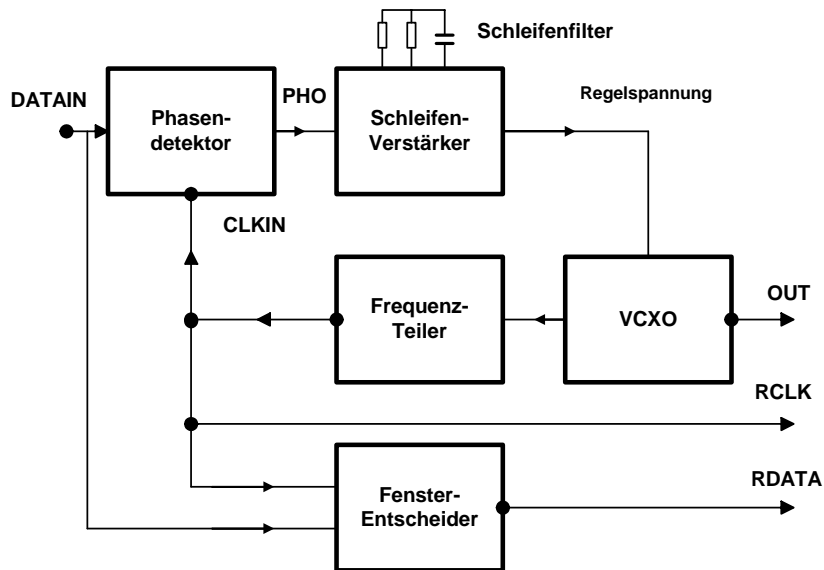


Abb. 1: Blockschaltbild eines CDR-Moduls

Neben den genannten Funktionen enthält der CDR - Modul noch einen Indikator für „Loss Of Signal“ (LOS), bei dem mit Hilfe eines Schieberegisters detektiert wird, ob für eine Mindestzeit (größer 1 Byte) der Datenstrom keine Informationen enthält.

Die praktische Ausführung eines CDR-Moduls zeigt Abb. 2 anhand des Typs QTR-050 von AXTAL [1].

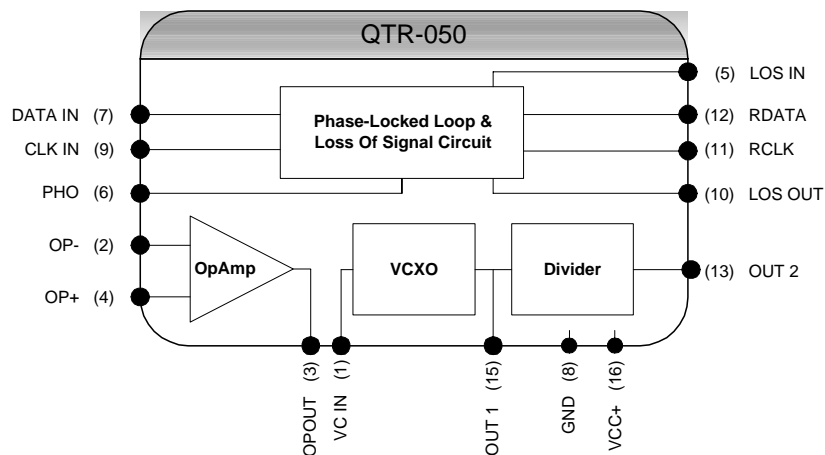


Abb.2: Aufbau des QTR-050

Dieser Baustein enthält einen rauscharmen VCXO im Frequenzbereich zwischen 10 MHz und 52 MHz sowie einen Frequenzteiler, den Phasendetektor mit Datenrückgewinnung, den LOS-Detektor sowie einen Operationsverstärker. Der Teilungsfaktor 2^n des Frequenzteilers kann als Option gewählt werden. Der Operationsverstärker (OpAmp) wird extern mit dem Schleifenfilter beschaltet, um je nach Anwendung individuell ein optimales Loopverhalten einzustellen (siehe unten). Als weitere externe Bauelemente ist nur noch ein Spannungsteiler zur Erzeugung der Vorspannung des OpAmp erforderlich.

Der Baustein wird mit optional 5V oder 3.3 V Betriebsspannung und einer Reihe weiterer Optionen angeboten. Der Modul ist in einem 16-poligen SMD - Gehäuse mit

den Maßen (20 x 10 x 3)mm untergebracht (siehe Abb. 3).



Abb.3: AXTAL QTR-050 in der Anwendung

Nähere Daten sind unter www.AXTAL.com zu finden.

Das typische Phasenrauschen eines Modells bei 32.768 MHz ist in Abb. 4 wiedergegeben. Es wird in erster Linie durch den internen VCXO bestimmt

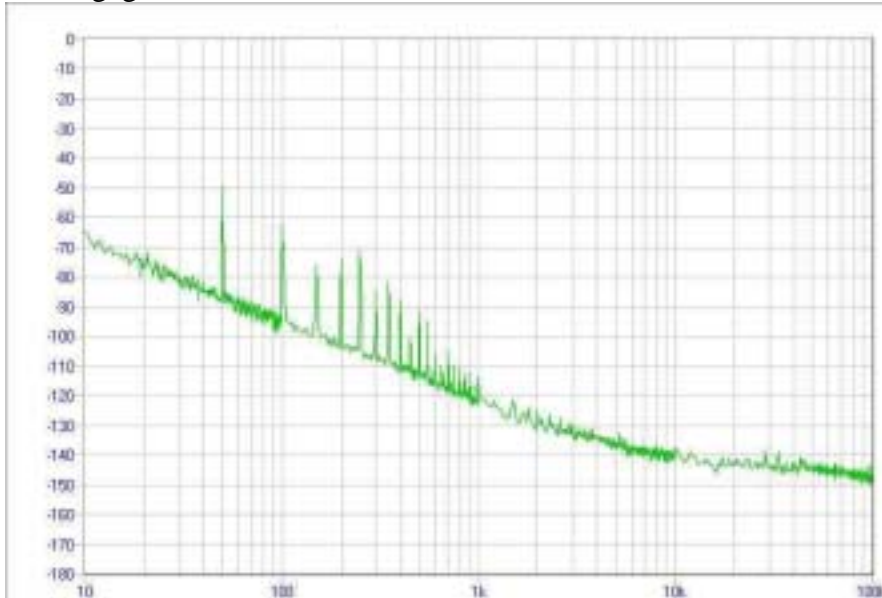


Abb.4: Typisches Phasenrauschen bei 32.768 MHz

Damit unter allen Betriebsbedingungen niedriges Phasenrauschen und ein geringer Jitter garantiert ist, ist es erforderlich, dass der VCXO einen kontinuierlichen, d.h. glatten, Verlauf der Frequenz über Temperatur ohne Dips aufweist. In Abb.5 ist der Temperaturgang eines 13 MHz-Modells im Bereich -40°C bis $+85^{\circ}\text{C}$ gezeigt, das in GSM-Basisstationen eingesetzt wird. Gestrichelt ist die Abweichung der gemessenen Werte von der Idealkurve dargestellt.

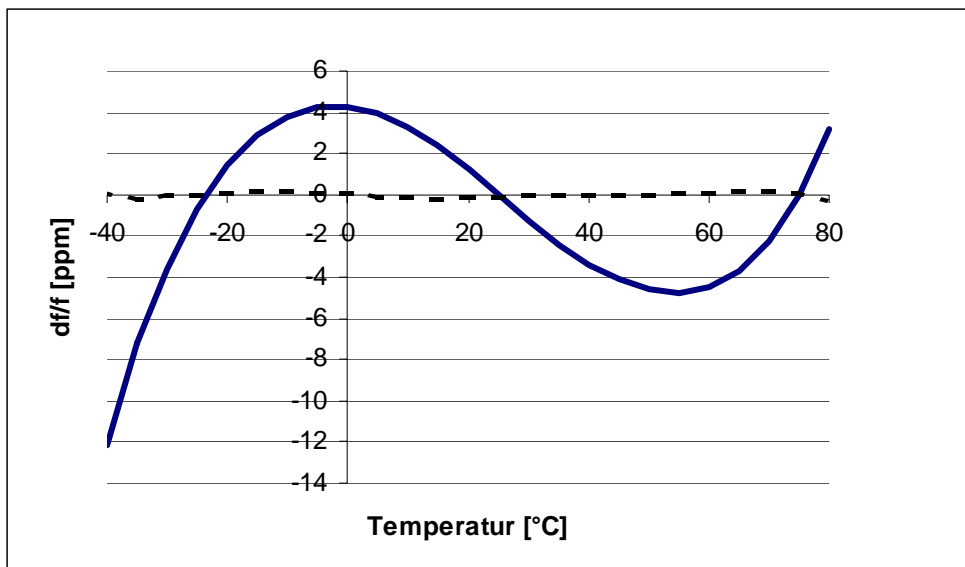


Abb.5: Temperaturgang eine QTR-050 bei 13 MHz

3. Anwendungsbeispiel: Clock- und Daten-Rückgewinnung

Die Grundschaltung findet sich in Abb.6. Das Schleifenfilter besteht aus den Elementen R_S , R_F und C_F . Hinweise zur Dimensionierung siehe unten. Der Spannungsteiler aus R_1 und R_2 liefert die Vorspannung des OpAmp - Eingangs.

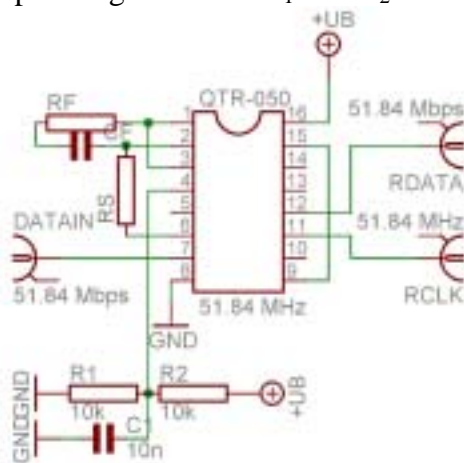


Abb.6: Grundschaltung des QTR-050 als CDR-Stufe.

Ersetzt man die Verbindung von Pin 15 und Pin 9 durch einen externen Frequenzteiler, können am Eingang auch niederfrequente Datensignale bis herunter zu 8 kbit/s verarbeitet werden.

Zur Dimensionierung des Schleifenfilters

Es handelt sich um ein aktives Filter 2. Ordnung. Die komplexe Übertragungsfunktion dafür ist

$$H(s) = (2 \zeta \omega_n s + \omega_n^2) / (s^2 + 2s \zeta \omega_n + \omega_n^2)$$

wobei ω_n die Grenzfrequenz und ζ der Dämpfungsfaktor ist. Beide Faktoren werden durch die Wahl der Elemente R_S , R_F und C_F festgelegt. Dabei beträgt die Wechselspannungsverstärkung der Schleife

$$g_L = R_F/R_S,$$

die charakteristische Frequenz

$$f_c = 1/(C_F \cdot R_F)$$

ist durch die Elemente im Rückkopplungszweig gegeben.

Die optimale Grenzfrequenz ω_n wird durch die Datenrate bestimmt. Abb. 7 veranschaulicht, wie das Übertragungsverhalten der geschlossenen Schleife durch den Parameter ζ bestimmt wird. $\zeta=1$ ist der Grenzfall kritischer Dämpfung, $\zeta=0.707$ entspricht einem Butterworth - Verhalten, kleinere Werte führen zu Schwingneigung und Instabilität beim Einrasten, zu große Werte verschlechtern das Empfangverhalten der PLL - Schleife.

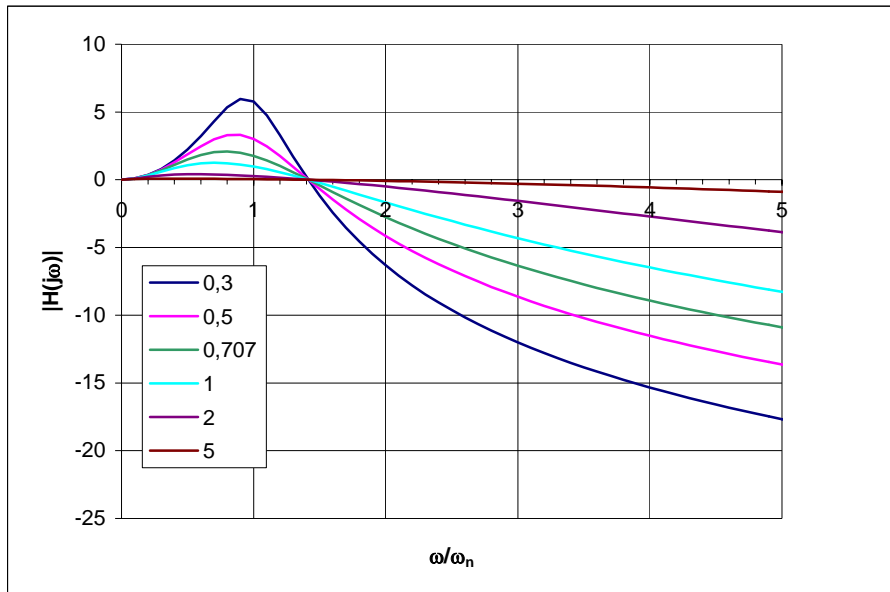


Abb.7: Übertragungsverhalten (Bodediagramm) des Schleifenfilters

Für die Dimensionierung ist noch die Kenntnis der Phasendetektor-Konstante K_D erforderlich, d.h. der Zusammenhang zwischen Phasendifferenz der zwei Signale und der PHO - Spannung. Bei dem QTR-050 gilt:

$$K_D [\text{rad/V}] = V_{CC} \cdot D_D / 10$$

wobei V_{CC} die Betriebsspannung und D_D ein Datenfaktor ist, der für ein typisches NRZ - Signal etwa 0.5 und für ein symmetrisches Taktsignal ohne Daten 1.0 ist. Eine genaue Berechnung der Elementwerte würde den Rahmen dieses Artikels sprengen. Sie kann der einschlägigen PLL - Literatur, z.B. Best [2] oder der Applikationsschrift von AXTAL entnommen werden.

4. Anwendungsbeispiel: Frequenzvervielfachung

Aufgrund seines Aufbaus kann ein solcher Modul auch für viele andere Anwendungen eingesetzt werden. Der eingebaute binäre Frequenzteiler in Verbindung mit der PLL - Schaltung eignet sich für den Einsatz als Frequenzvervielfacher. Durch den integrierten VCXO ergibt sich ein rauscharmes Signal auf der Ausgangsfrequenz. Die Anwendungsschaltung ist in Abb. 8 zu sehen. Das Beispiel zeigt eine Vervielfachung um den Faktor 32, wofür der interne Teiler einen Teilungsfaktor von $2^4=32$ benötigt. Mit höheren internen Teilungsfaktoren kann das Vervielfachungsverhältnis noch weiter erhöht werden.

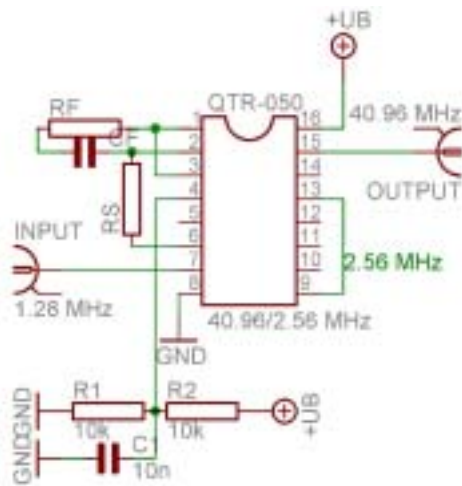


Abb.8: Frequenz-Vervielfachungsschaltung mit QTR-050

Bei diesem Vervielfachungsprinzip wird das trägernähe Phasenrauschen durch den internen VCXO, das trägerferne Phasenrauschen durch die Dimensionierung des Schleifenfilters R_S , R_F und C_F und das Rauschen des Eingangssignals bestimmt.

5. Zusammenfassung

Der Artikel beschreibt die Funktionsweise und Eigenschaften sowie einige typische Anwendungen eines Takt- und Daten-Rückgewinnungsmoduls anhand des Bausteins QTR-050 von AXTAL Products.

[1] AXTAL - Advanced XTAL Products, 74931 Lobbach, www.AXTAL.com

[2] Best, Roland E.: Phase-Locked Loops; McGraw-Hill, Inc. (1993)